

SEMICONDUCTOR LIGHT EMITTING DEVICE**Publication number:** JP9331114**Publication date:** 1997-12-22**Inventor:** HIEI FUTOSHI; TAMAMURA KOJI**Applicant:** SONY CORP**Classification:**- international: **H01L33/00; H01S5/00; H01L33/00; H01S5/00; (IPC1-7):**
H01S3/18; H01L33/00

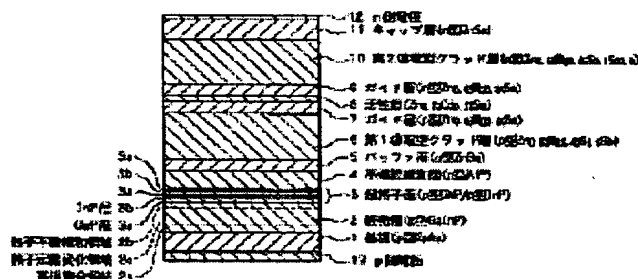
- European:

Application number: JP19960170617 19960610**Priority number(s):** JP19960170617 19960610

Report a data error here

Abstract of JP9331114

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting device in which point defects and degradation of an active layer are prevented by controlling the distortion in the structure. **SOLUTION:** On a substrate 1 formed of GaAs a first conductivity type clad layer 6, a first guide layer 7, an active layer 8, a second guide layer and a second conductivity type clad layer 10 are formed by a semiconductor of II-VI compound and are laminated in sequence via a buffer layer 2. The buffer layer 2 is formed by a GaInP mixed crystal and its composition ratio is smoothly changed from the substrate 1 side toward the first conductivity type clad layer 6. The lattice constant on the substrate 1 side is matched to that of the substrate 1 and the lattice constant on the first conductivity type clad layer 6 side is adjusted so that there may be a specified lattice misfit with the lattice constant of the active layer 8.



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-331114

(43)Date of publication of application : 22.12.1997

(51)Int.Cl.

H01S 3/18
H01L 33/00

(21)Application number : 08-170617

(71)Applicant : SONY CORP

(22)Date of filing : 10.06.1996

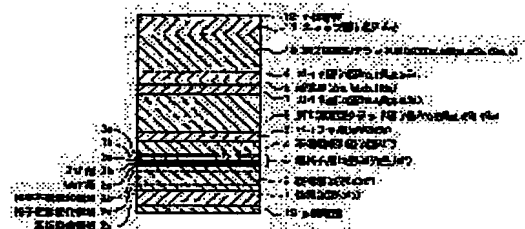
(72)Inventor : HIEI FUTOSHI
TAMAMURA KOJI

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting device in which point defects and degradation of an active layer are prevented by controlling the distortion in the structure.

SOLUTION: On a substrate 1 formed of GaAs a first conductivity type clad layer 6, a first guide layer 7, an active layer 8, a second guide layer and a second conductivity type clad layer 10 are formed by a semiconductor of II-VI compound and are laminated in sequence via a buffer layer 2. The buffer layer 2 is formed by a GaInP mixed crystal and its composition ratio is smoothly changed from the substrate 1 side toward the first conductivity type clad layer 6. The lattice constant on the substrate 1 side is matched to that of the substrate 1 and the lattice constant on the first conductivity type clad layer 6 side is adjusted so that there may be a specified lattice misfit with the lattice constant of the active layer 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

AN

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-331114

(43) 公開日 平成9年(1997)12月22日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 33/00			H 0 1 L 33/00	D

審査請求 未請求 請求項の数12 F D (全 8 頁)

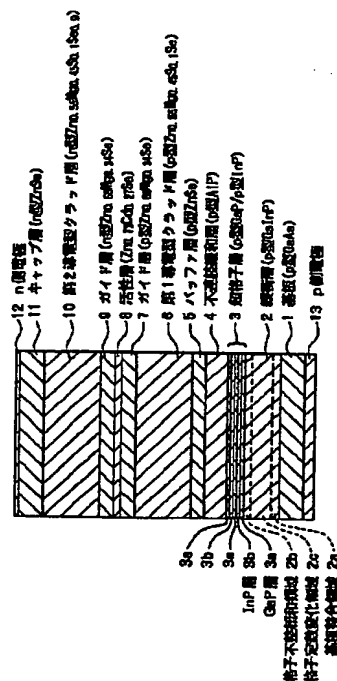
(21) 出願番号	特願平8-170617	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成8年(1996)6月10日	(72) 発明者	樋江井 太 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	玉村 好司 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74) 代理人	弁理士 藤島 洋一郎

(54) 【発明の名称】 半導体発光素子

(57) 【要約】

【課題】 構造中の歪みを制御することにより点欠陥の生成を抑制し活性層の劣化を防止することができる半導体発光素子を提供する。

【解決手段】 GaAsにより形成した基板1の上に緩衝層2を介してIII-V族化合物半導体によりそれぞれ形成した第1導電型クラッド層6、第1のガイド層7、活性層8、第2のガイド層9、第2導電型クラッド層10を順次積層する。緩衝層2はGaInP混晶により形成し、組成比を基板1側から第1導電型クラッド層6側に向かって滑らかに変化させる。基板1側の格子定数は基板1の格子定数と整合させ、第1導電型クラッド層6側の格子定数は活性層8の格子定数に対して所定の格子不整合を有するように調整する。



【特許請求の範囲】

【請求項1】 結晶性半導体からなる基板の上にそれぞれ結晶性半導体からなる第1導電型クラッド層、活性層および第2導電型クラッド層が順次積層されてなる半導体発光素子であって、

前記基板と前記第1導電型クラッド層との間に挿入されると共に前記基板と前記活性層との間の格子不整によって生じる歪みを緩和する緩衝層を備えたことを特徴とする半導体発光素子。

【請求項2】 前記緩衝層は結晶性半導体により形成されており、少なくとも前記第1導電型クラッド層側の一部は格子定数が前記第1導電型クラッド層、前記活性層および前記第2導電型クラッド層の各格子定数とそれぞれ調整された格子不整緩和領域とされたことを特徴とする請求項1記載の半導体発光素子。

【請求項3】 前記格子不整緩和領域は前記緩衝層のうちの一部であり、前記緩衝層のうち前記基板側の一部は格子定数が前記基板の格子定数と整合してなる基板整合領域とされたことを特徴とする請求項2記載の半導体発光素子。

【請求項4】 前記緩衝層を構成する結晶性半導体は3以上の元素からなる混晶であって、前記格子不整緩和領域と前記基板整合領域とではその組成比が異なり、前記格子不整緩和領域と前記基板整合領域との間には前記基板整合領域から前記格子不整緩和領域に向かって組成比が滑らかに変化する格子定数変化領域が形成されたことを特徴とする請求項3記載の半導体発光素子。

【請求項5】 前記緩衝層は臨界膜厚以上の厚さを有することを特徴とする請求項2記載の半導体発光素子。

【請求項6】 前記基板はⅢⅠⅠ-V族化合物半導体により形成され、前記第1導電型クラッド層、前記活性層および前記第2導電型クラッド層はⅢⅠⅠ-V族化合物半導体によりそれぞれ形成されたことを特徴とする請求項1記載の半導体発光素子。

【請求項7】 前記緩衝層はⅢⅠⅠ-V族化合物半導体により形成されたことを特徴とする請求項6記載の半導体発光素子。

【請求項8】 更に、前記緩衝層と前記第1導電型クラッド層との間に超格子層を備えたことを特徴とする請求項1記載の半導体発光素子。

【請求項9】 前記超格子層は異なる半導体層を積層してなる半導体ヘテロ構造を有することを特徴とする請求項8記載の半導体発光素子。

【請求項10】 前記基板、前記緩衝層および前記超格子層はⅢⅠⅠ-V族化合物半導体によりそれぞれ形成され、かつ前記第1導電型クラッド層、前記活性層および前記第2導電型クラッド層はⅢⅠⅠ-V族化合物半導体によりそれぞれ形成されると共に、前記超格子層と前記第1導電型クラッド層との間にⅢⅠⅠ-V族化合物半導体とⅢⅠⅠ-V族化合物半導体との界面における価電子

帯あるいは伝導帯の差を緩和するための不連続緩和層を備えたことを特徴とする請求項8記載の半導体発光素子。

【請求項11】 前記不連続緩和層は臨界膜厚以内の厚さを有することを特徴とする請求項10記載の半導体発光素子。

【請求項12】 前記第1導電型クラッド層と前記活性層との間に第1のガイド層が形成され、前記活性層と前記第2導電型クラッド層との間に第2のガイド層が形成されたことを特徴とする請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、結晶性半導体からなる基板の上にそれぞれ結晶性半導体からなる第1導電型クラッド層、活性層および第2導電型クラッド層が順次積層されてなる半導体発光素子に係り、特に、基板と活性層との間に格子不整を有してなる半導体発光素子に関する。

【0002】

【従来の技術】近年、緑色や青色で発光可能な半導体発光素子として、ⅢⅠⅠ-V族化合物半導体発光素子が注目されている。このⅢⅠⅠ-V族化合物半導体発光素子は、一般に、GaAsなどにより形成された基板の上にⅢⅠⅠ-V族化合物半導体の結晶よりなるクラッド層、ガイド層、活性層などを格子整合する形で形成している。このような構成を有する半導体発光素子においては、いずれの基板を用いた場合でも、最終的な素子の寿命特性が、発光層である活性層の劣化により光の出力が低下してしまうことで制限されていることが確認されている。

【0003】この活性層の劣化現象に関しては、従来、活性層などを構成するⅢⅠⅠ-V族化合物半導体と基板などを構成するⅢⅠⅠ-V族化合物半導体との界面に存在する積層欠陥などマクロな欠陥が原因であると考えられており、このマクロな欠陥に起因する暗線の伸長が議論されていた。

【0004】ところが、結晶成長技術の進展に伴いそのような積層欠陥が存在しない半導体発光素子を製造することができるようになっても、この活性層の劣化現象は依然として確認されている。その原因については未だ特定されていないが、通電の経過に伴って発生する発光に寄与しないキャリアの再結合を通じて点欠陥が結晶中に生成・増殖することに起因するものと予想される。この点欠陥の生成エネルギーは、クラッド層、ガイド層、活性層などと基板との間の格子不整からくる歪みに影響を受けると考えられる。すなわち、活性層の劣化は構造中における歪みと相関があると考えられ、その歪みを制御することが重要となる。

【0005】

【発明が解決しようとする課題】しかしながら、従来の半導体発光素子では、クラッド層およびガイド層は基板とそれぞれ格子整合されており歪みが存在しないようになっているが、活性層は基板に対して2%に近い格子不整合を有しており、偏光特性に関する通常の格子不整合が0.5%程度であることからすると必要以上の歪みが存在してしまっている。

【0006】これは、例えば、基板をGaAsにより形成し、クラッド層をZnMgSSe混晶、ガイド層をZnSSe混晶、活性層をZnCdSe混晶によりそれぞれ形成した場合、クラッド層およびガイド層については組成比を調節することにより基板とそれぞれ格子整合させることができるが、一方、活性層についてはクラッド層との関係からバンドギャップエネルギーの条件が制限されており組成比を調節することが難しいからである。

【0007】すなわち、従来は、活性層における歪みを制御することができず、点欠陥の生成を抑制し活性層の劣化を防止することができないという問題があった。

【0008】なお、格子整合に関しては、GaAsにより形成した基板の上にInGaAs混晶によるバッファ層を形成してZnSeと格子定数を整合させる試みが報告されているが(H. Jeon et. al. Appl. Phys. Lett. 60(17)1992)、これはあくまでIII-V族化合物半導体の基板の上にZnSeを良好に成長させるためのものであり、活性層における歪みの制御に関するものではない。

【0009】本発明はかかる問題点に鑑みてなされたもので、その目的は、構造中における歪みを制御することにより、点欠陥の生成を抑制し活性層の劣化を防止することができる半導体発光素子を提供することにある。

【0010】

【課題を解決するための手段】本発明に係る半導体発光素子は、結晶性半導体からなる基板の上にそれぞれ結晶性半導体からなる第1導電型クラッド層、活性層および第2導電型クラッド層が順次積層されてなるものであって、基板と第1導電型クラッド層との間に挿入されると共に基板と活性層との間の格子不整合によって生じる歪みを緩和する緩衝層を備えたものである。

【0011】この半導体発光素子では、第1導電型クラッド層と第2導電型クラッド層との間に所定の電圧が印加されると、活性層において電子-正孔再結合による発光が起こる。活性層では、緩衝層により基板との間の格子不整合によって生ずる歪みが緩和されているので、点欠陥の生成が抑制される。

【0012】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0013】図1は本発明の一実施の形態に係る半導体発光素子の構成を表すものである。この半導体発光素子は、基板1の上に、緩衝層2、超格子層3、不連続緩和

層4を介してバッファ層5、第1導電型クラッド層6、第1のガイド層7、活性層8、第2のガイド層9および第2導電型クラッド層10が順次積層されている。これら基板1、緩衝層2、超格子層3、不連続緩和層4、バッファ層5、第1導電型クラッド層6、第1のガイド層7、活性層8、第2のガイド層9および第2導電型クラッド層10は、結晶性半導体によりそれぞれ形成されている。

【0014】基板1は、例えば厚さが約350 μm であり、不純物である亜鉛(Zn)の添加によりp型の電気伝導性を有するGaAsによって形成されている。

【0015】緩衝層2は、例えば厚さが約2 μm であり、不純物であるベリリウム(Be)の添加によりp型の電気伝導性を有するGaInP混晶によって形成されている。この緩衝層2は、ガリウム(Ga)とインジウム(In)との組成比を変化させることにより、格子定数をGaAsの格子定数である5.6533Åの近傍においてGaPの格子定数である5.4512ÅからInPの格子定数である5.8688Åまで変化させることができるようになっている。

【0016】緩衝層2のうち基板1側の一部には、ガリウムとインジウムの組成比を0.52と0.48とすることにより、格子定数が基板1の格子定数(すなわちGaAsの格子定数である5.6533Å)と整合する基板整合領域2aが形成されている。緩衝層2のうち第1導電型クラッド層6側の一部には、ガリウムとインジウムの組成比を0.3と0.7とすることにより、格子定数が後述の活性層8の格子定数(5.772Å)に対して0.5%の不整合を有する5.744Åに調整された格子不整合緩和領域2bが形成されている。なお、この0.5%の格子不整合は、偏光特性に関し半導体発光素子において一般に存在する歪み量である。

【0017】また、基板整合領域2aと格子不整合緩和領域2bとの間には、ガリウムとインジウムの組成比を基板整合領域2aの0.52と0.48から格子不整合緩和領域2bの0.3と0.7まで滑らかに変化させることにより、格子定数が基板整合領域2aから格子不整合緩和領域2bまで滑らかに変化する格子定数変化領域2cが形成されている。

【0018】すなわち、本実施の形態における緩衝層2は、その格子定数を基板1の格子定数から意図的に変化させて活性層8の格子定数に対して調整することにより、活性層8の歪みを制御するためのものである。従って、緩衝層2の厚さはその臨界膜厚以上である必要があり、更に、結晶性を回復させるのに十分な厚さであることが好ましい。

【0019】超格子層3は、InP層3aとGaP層3bとが交互に例えば10層積層された半導体ヘテロ構造となっている。InP層3aおよびGaP層3bは、共に不純物であるベリリウムが添加されることによりp型

の電気伝導性をそれぞれ有している。InP層3aおよびGaP層3bの厚さは、InP層3aとGaP層3bとの間に約7.6%の格子不整があることから、それぞれ各臨界膜厚以内の5nmとされている。

【0020】なお、この超格子層3は、基板1との間の格子不整により緩衝層2において発生した転位をこのInP層3aとGaP層3bとの間の格子不整を利用して横方向に逃がし、超格子層3よりも第1導電型クラッド層6側にその転位の影響を与えないようにするためのものである。

【0021】不連続緩衝層4は、例えば厚さが約5nmであって、不純物であるベリリウムの添加によりp型の電気伝導性を有するAlPによって形成されている。この不連続緩衝層4は、基板1をIII-V族化合物半導体であるGaAsにより形成し第1導電型クラッド層6、第1のガイド層7、活性層8、第2のガイド層9、第2導電型クラッド層10を後述するIII-V族化合物半導体によりそれぞれ形成した場合、III-V族化合物半導体とIII-V族化合物半導体との間の界面

(具体的には超格子層4とバッファ層5との間)において生ずる価電子帯あるいは伝導帯の差を緩和するためのものである。なお、図2にIII-V族化合物半導体とIII-V族化合物半導体との間の界面付近におけるバンド概念図を示す。

【0022】バッファ層5は、例えば厚さが約20nmであり、不純物である窒素(N)の添加によりp型の電気伝導性を有するZnSeによって形成されている。第1導電型クラッド層6は、例えば厚さが約1μmであり、不純物である窒素の添加によりp型の電気伝導性を有するZnMgSse混晶によって形成されている。このZnMgSse混晶は組成比が亜鉛(Zn)0.55、マグネシウム(Mg)0.45、硫黄(S)0.1、セレン(Se)0.9であり、緩衝層2の格子不整緩和領域2bと格子整合している。第1導電型クラッド層6のバンドギャップエネルギーは3.1eVであり、有効なアクセプタ濃度(Na-Nd)は $3 \times 10^{17} \text{ cm}^{-3}$ である。

【0023】第1のガイド層7は、例えば厚さが約90nmであり、不純物である窒素の添加によりp型の電気伝導性を有するZnMgSe混晶によって形成されている。このZnMgSe混晶は組成比が亜鉛0.66、マグネシウム0.34であり、緩衝層2の格子不整緩和領域2bと格子整合している。

【0024】活性層8は、例えば厚さが約7nmの単一量子井戸構造を有するZnCdSe混晶により形成されている。このZnCdSe混晶は組成比が亜鉛0.73、カドミウム0.27であり、格子定数が5.772Åである。この活性層8は、前述したように、緩衝層2の格子不整緩和領域2bと0.5%の格子不整を有している。

【0025】第2のガイド層9は、例えば厚さが約90nmであり、不純物である塩素(Cl)の添加によりn型の電気伝導性を有するZnMgSe混晶によって形成されている。このZnMgSe混晶は組成比が亜鉛0.66、マグネシウム0.34であり、緩衝層2の格子不整緩和領域2bと格子整合している。

【0026】第2導電型クラッド層10は、例えば厚さが約1μmであって、不純物である塩素の添加によりn型の電気伝導性を有するZnMgSse混晶によって形成されている。このZnMgSse混晶は組成比が亜鉛0.55、マグネシウム0.45、硫黄0.1、セレン0.9であり、緩衝層2の格子不整緩和領域2bと格子整合している。第2導電型クラッド層10のバンドギャップエネルギーは3.1eVであり、有効なドナー濃度(Nd-Na)は $5 \times 10^{17} \text{ cm}^{-3}$ である。

【0027】また、この第2導電型クラッド層10の上には、厚さが例えば約0.5μmのキャップ層11が結晶性半導体のZnSeにより形成されている。キャップ層11は不純物である塩素の添加によりn型の電気伝導性を有しており、その有効なドナー濃度(Nd-Na)は $1 \times 10^{19} \text{ cm}^{-3}$ である。

【0028】このキャップ層11の上には、パラジウム(Pd)、白金(Pt)および金(Au)がキャップ層11側から順次積層されてなるn側電極12が設けられている。基板1の裏面にはインジウム(In)により形成されたp側電極13が設けられている。

【0029】このような構成を有する半導体発光素子は、次のようにして形成することができる。

【0030】まず、p型のGaAsにより形成された基板1の上に、分子線エピタキシー(Molecular Beam Epitaxy; MBE)法により、緩衝層2、超格子層3、不連続緩衝層4、バッファ層5、第1導電型クラッド層6、第1のガイド層7、活性層8、第2のガイド層9、第2導電型クラッド層10およびキャップ層11の各層を順次エピタキシャル成長させる。

【0031】このMBE法においては、各層をそれぞれ構成する結晶性半導体の組成に応じた原料の各粒子線を分子線源セルからそれぞれ照射して各層をそれぞれエピタキシャル成長させる。緩衝層2、超格子層3および不連続緩衝層4に対するベリリウムの添加は、ベリリウムの粒子線を原料の各粒子線と共に分子線源セルから照射して行う。バッファ層5、第1導電型クラッド層6および第1のガイド層7に対する窒素の添加は、原料の各粒子線に加え、電子サイクロトロン共鳴(Electron Cyclotron Resonance; ECR)セルまたはRF(Radio Frequency)セルによってプラズマ化した窒素を照射して行う。また、第2のガイド層9、第2導電型クラッド層10およびキャップ層11に対する塩素の添加は、塩素の粒子線を原料の各粒子線と共に分子線源セルから照射して行う。

【0032】なお、原料、ベリリウムおよび塩素に関する各分子線の照射量の調整は分子線源セルの加熱温度を変化させることにより行い、また、プラズマ化した窒素に関する照射量の調整はECRセルにおいてプラズマの出力を変化させることにより行う。

【0033】次いで、キャップ層11の上にパラジウム、白金、金を順次蒸着し、n側電極12を形成する。また、基板1の裏面にインジウムを蒸着しp側電極13を形成する。これにより、図1に示した構成を有する半

導体発光素子が形成される。

【0034】次に、この半導体発光素子の作用について説明する。

【0035】この半導体発光素子では、n側電極12とp側電極13との間に所定の電圧が印加されると、p側電極13から基板1に電流が注入される。基板1に注入された電流は、緩衝層2、超格子層3、不連続緩衝層4、バッファ層5、第1導電型クラッド層6および第1のガイド層7を通過して、活性層8に注入される。活性層8では、電子-正孔再結合による発光が起こる。

【0036】このとき活性層8では、格子不整合領域2bにより必要以上の歪みが除去されているので、点欠陥の生成が抑制される。また、第1導電型クラッド層6、第1のガイド層7、第2のガイド層9および第2導電型クラッド層10では、格子不整合領域2bとの格子整合により歪みが存在していないので、点欠陥の生成が抑制される。

【0037】このように本実施の形態に係る半導体発光素子によれば、格子定数を活性層8と調整した格子不整合領域2bを基板1と第1導電型クラッド層6との間に形成するようにしたので、活性層8における歪みを制御することができ、点欠陥の生成を抑制することができる。よって、活性層8の劣化を防止することができ、光の出力低下を防止し寿命を長くすることができる。

【0038】また、歪みによって生ずる活性層8のバンド構造の変化を防止することができ、光利得の変化を防止することができる。よって、活性層8の組成、厚さ、格子定数などの条件を最適化することにより光利得を容易に制御することができ、閾値を低くすることができる。

【0039】更に、活性層8の格子定数を基板1の格子定数と関係なく任意に決定することができるようになるので、設計の自由度が大きくなり、温度特性や電流-電圧特性など種々の特性を向上させるための条件に適合させることができる。

【0040】加えて、この半導体発光素子によれば、第1導電型クラッド層6、第1のガイド層7、第2のガイド層9および第2導電型クラッド層10と格子不整合領域2bとをそれぞれ格子整合し、第1導電型クラッド層6、第1のガイド層7、第2のガイド層9および第2導電型クラッド層10の各層に歪みがそれぞれ存在しな

いようにしたので、これらの各層における点欠陥の生成を抑制することができる。よって、活性層8の劣化を防止し寿命を長くすることができる。

【0041】更にまた、この半導体発光素子によれば、第1導電型クラッド層6および第2導電型クラッド層10を基板1よりも格子定数が高い格子不整合領域2bと格子整合させるようにしたので、第1導電型クラッド層6および第2導電型クラッド層10の格子定数を従来に比べ大きくすることができる。これにより、第1導電型クラッド層6および第2導電型クラッド層10のバンドギャップエネルギーが大きくなり活性層8とのバンドギャップエネルギーの差が大きくなる。従って、光およびキャリアの閉じ込め作用を改善することができ、閾値を低くすることができる。

【0042】なお、この第1導電型クラッド層6および第2導電型クラッド層10における格子定数とバンドギャップエネルギーとの関係を以下に説明する。これは、II-VI族化合物半導体で問題となるp型半導体における不純物の飽和現象に関係するものである。すなわち、II-VI族化合物半導体では不純物の添加によりp型半導体を得ることが困難であったが、これはII-VI族化合物半導体の価電子帯頂のエネルギーが小さく、不純物添加により形成されるアクセプタ準位が窒素を添加した場合で110meV程度と深いことに起因している。また、II-VI族化合物半導体では、一般に空孔などの結晶欠陥の生成エネルギーが小さく、不純物の添加量を増加させた場合、不純物が有効なアクセプタとして働く正規の置換位置ではなく格子間原子の位置を占めたり、あるいは欠陥との複合体を形成することによりドナー性の不純物として働くいわゆる補償効果がおき、アクセプタ濃度が飽和現象を示す。

【0043】ZnMgSSe混晶などにおいてはこれが顕著であり、ZnSeでは飽和アクセプタ濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 程度であるのに対し、バンドギャップエネルギーが低温77Kで2.97eVのZn_{0.89}Mg_{0.11}S_{0.18}Se_{0.82}混晶では飽和アクセプタ濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 程度にまで減少してしまう。これには一般にII-VI族化合物半導体で引用される化合物半導体の価電子帯頂のエネルギーは陰イオンのp軌道電子のエネルギーによって決定され、また伝導帯頂のエネルギーは陽イオンのs軌道電子のエネルギーによって決定されるというCOMMON ANION CATIONルールを考慮する必要がある。すなわち、ZnMgSSe混晶においては、価電子帯頂のエネルギーがZnSeに対し加えられる硫黄により決定されることになる。この場合、ZnSeとZnSの価電子帯頂のエネルギーを比較すると1eV程度近くもZnSの方が小さいことから、硫黄の組成比が大きくなるとZnMgSSe混晶の価電子帯頂のエネルギーは小さくなり、窒素を添加した場合のアクセプタ順位が深くなって飽和アクセプタ濃度が小さくな

る。図3にZnMgSSe混晶における飽和アクセプタ濃度と硫黄の組成比との関係を示す。

【0044】一方、ZnMgSSe混晶の格子定数は、マグネシウムの組成比が大きく硫黄の組成比が小さい方が大きくなる。従って、本実施の形態においては第1導電型クラッド層6および第2導電型クラッド層10の格子定数を従来に比べて大きくしているので、硫黄の組成比が小さくなり、飽和アクセプタ濃度は同一のバンドギャップエネルギーを有するZnMgSSe混晶に比べて大きくする。よって、飽和アクセプタ濃度を同程度とすればバンドギャップエネルギーが大きくなる。

【0045】本実施の形態において用いたZn_{0.55}Mg_{0.45}Se_{0.1}Se_{0.9}混晶は飽和アクセプタ濃度が $3 \times 10^{17} \text{ cm}^{-3}$ でバンドギャップエネルギーが3.1 eVであり、従来のZn_{0.89}Mg_{0.11}Se_{0.18}Se_{0.82}混晶に比べ0.15 eV程度も伝導帯底のエネルギーが大きくなる。図4にZnSe、ZnCdSe混晶、ZnMgSSe混晶間のバンド概念図を示す。よって、本実施の形態では、光およびキャリアの閉じ込め作用を改善することができ、本材料を用いて図1に示す構造により、半導体レーザを作成した場合に、その温度特性を向上させることができると共に、レーザ発振の閾値を低くすることができる。

【0046】以上、実施の形態を挙げて本発明を説明したが、本発明は上記実施の形態に限定されるものではなく、種々の変形が可能である。

【0047】例えば、上記実施の形態においては、緩衝層2をGaInP混晶により形成するようにしたが、組成比を変化させることにより格子定数を基板の格子定数から活性層の格子定数の近傍まで変化させることができるものであれば、他のIII-V族化合物半導体により形成するようにしてもよい。図5に示したIII-V族化合物半導体の格子定数から分かるように、基板をGaAsにより形成した場合には、AlInP混晶やInGaAs混晶などにより形成することもできる。また、III-V族化合物半導体に限らず、II-V族化合物半導体などの他の結晶性半導体により形成するようにしてもよい。

【0048】更に、上記実施の形態においては、緩衝層2を3元素からなる混晶により形成するようにしたが、3以上の元素からなる混晶であれば組成比を変化させることにより格子定数を変化させることができるので、4以上の元素からなる混晶であってもよい。

【0049】加えて、上記実施の形態においては、基板1をGaAsにより形成するようにしたが、本発明は、基板を他の結晶性半導体により形成した場合においても適用することができる。例えば、図6に示したIII-V族化合物半導体における格子定数とバンドギャップエネルギーとの関係から分かるように、InPやGaPにより形成することもできる。なお、活性層における歪み

量の正負は素子の偏光特性を変化させることが知られている。従って、この場合、InPの格子定数は活性層を一般に構成するZnCdSe混晶の格子定数よりも大きいので、基板にInPを用い活性層をZnCdSe混晶によって形成すると共に、緩衝層、第1導電型クラッド層、第1のガイド層、第2のガイド層および第2導電型クラッド層の格子定数を活性層の格子定数よりも大きくすれば、活性層に生じる応力が引張応力となり、活性層に生じる応力が圧縮応力である上記実施の形態とは偏光特性が異なった半導体発光素子を形成することができ

る。

【0050】なお、基板を他の結晶性半導体により形成した場合、緩衝層の組成は基板の格子定数および活性層の格子定数に応じて選定される。例えば、基板をInPまたはGaPにより形成した場合には、GaInP混晶またはAlInP混晶により緩衝層を形成することができる。

【0051】更にまた、上記実施の形態においては、第1導電型クラッド層6および第2導電型クラッド層10をZnMgSSe混晶により形成し、第1のガイド層7および第2のガイド層9をZnMgSe混晶により形成するようにしたが、緩衝層の格子不整緩和領域における格子定数に応じて種々の結晶性半導体によりそれぞれ形成することができる。例えば、格子不整緩和領域の格子定数にあわせて格子定数を大きくするには、第1のガイド層および第2のガイド層を構成する結晶性半導体をZnSSe混晶からZnMgSSe混晶あるいはZnCdMgSe混晶へと変更すればよい。また、第1導電型クラッド層および第2導電型クラッド層を構成する結晶性半導体をZnMgSe混晶とすればよい。なお、組成の選定に際しては、価電子帯あるいは伝導帯の不連続も考慮する必要がある。

【0052】加えてまた、上記実施の形態においては、第1のガイド層7に不純物である窒素を添加し第2のガイド層9に不純物である塩素を添加するようにしたが、本発明は、第1のガイド層および第2のガイド層に不純物を添加しない場合においても適用することができる。また、第1のガイド層7および第2のガイド層8を形成しない場合にも適用することができる。

【0053】更にまた、上記実施の形態においては、超格子層3をGaPとInPとを積層して形成するようにしたが、緩衝層を構成する結晶性半導体に応じて他の結晶性半導体により形成するようにしてもよい。例えば、緩衝層をInGaAs混晶により形成した場合は、GaAsとAlPとを積層して超格子層を形成することができる。

【0054】

【発明の効果】以上説明したように本発明に係る半導体発光素子によれば、緩衝層を基板と第1導電型クラッド層との間に挿入するようにしたので、基板と活性層との

間の格子不整によって生じる歪みを緩和することができ、点欠陥の生成を抑制することができる。よって、活性層の劣化を防止することができ、光の出力低下を防止し寿命を長くすることができるという効果を奏する。

【0055】また、歪みによって生ずる活性層のバンド構造の変化を防止することができ、光利得の変化を防止することができる。よって、光利得の制御が容易となり、閾値を低くすることができるという効果も奏する。

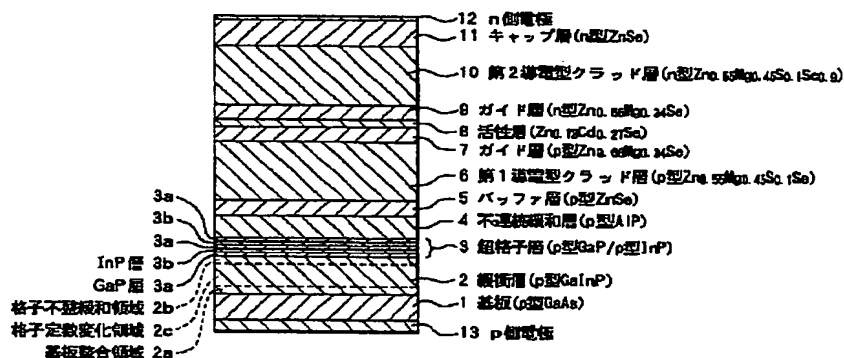
【0056】更に、活性層の格子定数を基板の格子定数と関係なく任意に決定することができるようになるので、設計の自由度が大きくなり、温度特性や電流-電圧特性など種々の特性を向上させるための条件に適合させることができるという効果も奏する。

【図面の簡単な説明】

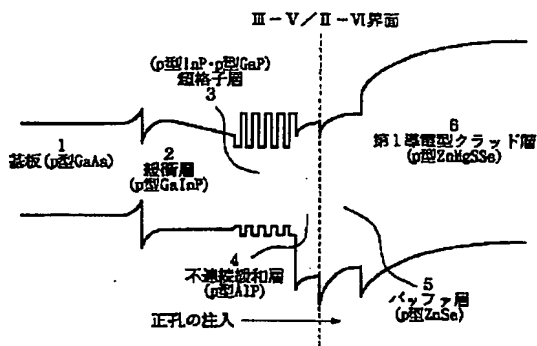
【図1】本発明の一実施の形態に係る半導体発光素子を表す断面図である。

【図2】図1に示した半導体発光素子における基板から

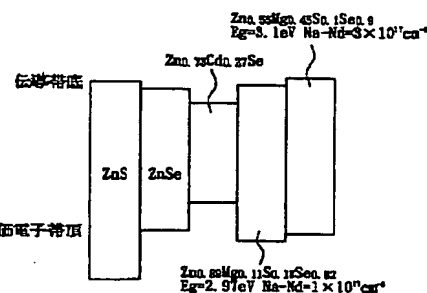
【図1】



【図2】



【図4】



第1導電型クラッド層までのバンド概念図である。

【図3】ZnMgSSe混晶における飽和アクセプタ濃度と硫黄の組成比との関係を表す特性図である。

【図4】ZnSe, ZnCdSe混晶, およびZnMgSSe混晶間のバンド概念図である。

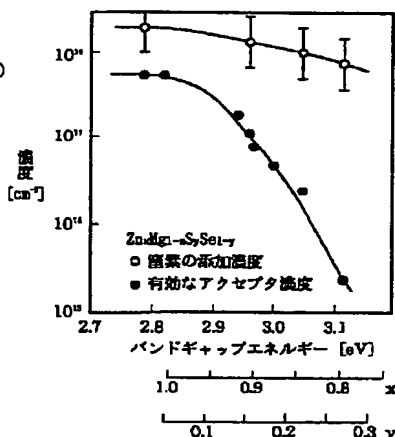
【図5】III-V族化合物半導体の格子定数を表す図である。

【図6】III-VI族化合物半導体における格子定数とバンドギャップエネルギーとの関係を表す特性図である。

【符号の説明】

1…基板、2…緩衝層、3…超格子層、4…不連続緩和層、5…バッファ層、6…第1導電型クラッド層、7…第1のガイド層、8…活性層、9…第2のガイド層、10…第2導電型クラッド層、11…キャップ層、12…n側電極、13…p側電極

【図3】



【図5】

組成	格子定数 [Å]
$\text{Al}_x\text{Ga}_{1-x}\text{P}$	5.4512~5.4625
$\text{Al}_x\text{Ga}_{1-x}\text{As}$	5.6533~5.6611
$\text{Al}_x\text{Ga}_{1-x}\text{Sb}$	6.0959~6.1355
$\text{Al}_x\text{In}_{1-x}\text{P}$	5.4625~5.8688
$\text{Al}_x\text{In}_{1-x}\text{As}$	5.8611~6.0584
$\text{Al}_x\text{In}_{1-x}\text{Sb}$	6.1355~6.4794
$\text{In}_{1-x}\text{Ga}_x\text{P}$	5.4512~5.8688
$\text{In}_{1-x}\text{Ga}_x\text{As}$	5.6533~6.0584
$\text{Ga}_x\text{In}_{1-x}\text{Sb}$	6.0959~6.4794
$\text{AlAs}_y\text{P}_{1-y}$	5.4625~5.6611
$\text{GaAs}_y\text{P}_{1-y}$	5.4512~5.6533
$\text{InAs}_y\text{P}_{1-y}$	5.8688~5.0584
$\text{AlAs}_y\text{Sb}_{1-y}$	5.6611~6.1355
$\text{GaAs}_y\text{Sb}_{1-y}$	6.0533~6.0959
$\text{InAs}_y\text{Sb}_{1-y}$	6.0584~6.4794
$\text{AlSb}_y\text{P}_{1-y}$	5.4625~6.1355
$\text{GaSb}_y\text{P}_{1-y}$	5.4512~6.0959
$\text{InSb}_y\text{P}_{1-y}$	5.8688~6.4794

【図6】

